

Synthetisierbare Hardwarebeschreibung für AD2

Mikroelektronik / Prof. Daniel Holzer / Aastra Telecom Schweiz AG

Elektro- und Kommunikationstechnik

Ein kundenspezifischer Baustein der Firma Aastra soll ersetzt werden. Der Ersatz wird benötigt, da der verwendete Chip nicht mehr erhältlich sein wird. Der IC hilft, die proprietäre Leitungsschnittstelle AD2 kostengünstig zu realisieren. Mit der Leitungsschnittstelle AD2 werden Systemendgeräte über eine Zweidrahtleitung an eine Telefonzentrale angeschlossen. In dieser Diplomarbeit wurden für den neuen IC zwei Schaltungsteile beschrieben, aufgebaut und getestet.

Mit dem erwähnten Chip werden die zu übertragenden Daten so aufbereitet, dass sie über die Leitung übertragen werden können. Auf der anderen Seite werden die empfangenen Signale ausgewertet, um sie in der Telefonzentrale weiterverarbeiten zu können. Bei den übertragenen, respektive empfangenen Daten handelt es sich zum einen um digitalisierte Sprache sowie um Steuerinformationen. Die Telefonzentrale kann damit Funktionen im Endgerät kontrollieren, auf dem Display Texte und grafische Informationen anzeigen lassen. In der anderen Richtung werden die Aktionen des Benutzers über Tastatur und Gabelkontakt übertragen. Da bereits eine grosse Anzahl an Telefonen, welche über die AD2-Schnittstelle angeschlossen werden, verkauft wurden, muss der neu erarbeitete Baustein zur vorhandenen Installation kompatibel sein. Damit wird den Kunden der Aastra ermöglicht, ihre bereits vorhandene AD2-Infrastruktur auch mit einer neuen Telefonzentrale weiter verwenden zu können. Dem Kunden werden damit seine getätigten Investitionen geschützt.

Der existierende Baustein wurde vor ungefähr 10 Jahren entwickelt. Die verwendete Entwurfsmethodik orientierte sich an der damals üblichen Technik, entspricht aber nicht mehr den heutigen Anforderungen. Deshalb konnten die Schaltungsteile nicht direkt übernommen werden, sondern mussten aus den Spezifikationen neu in VHDL implementiert werden. Diese sind allerdings nicht in allen Teilen detailliert genug, so dass der Aufwand, um die Details heraus zu finden, beträchtlich war. Hinzu kommt, dass das vorhandene Schema nicht in maschinenlesbarer Form vorhanden ist. Die damalige Implementation konnte also auch nicht im Simulator angeschaut werden.

Um einen Ersatz entwickeln zu können, wurden also die einzelnen Fähigkeiten in kleinere Blöcke aufgeteilt. Dazwischen wurden Schnittstellen definiert. Diese einzelnen Blöcke wurden zum Teil während dem Entwurf wiederum fragmentiert, um überschaubare Gebiete zu erhalten. Während der Projektarbeit wurde der Block, welcher die Signale für die Übertragung aufbereitet, die so ge-

nannte Bitübertragungsschicht, mit der Hardware Beschreibungssprache VHDL beschrieben. Mit diesem heute üblichen Werkzeug werden die Funktionen des Chips beschrieben, ohne von einer Bibliothek eines Herstellers abhängig zu sein. Diese abstrakte Beschreibung wird von einer SW in ein Schema übersetzt. Während dem folgenden Schritt werden die technologischen Einschränkungen berücksichtigt. Daraus entsteht eine Netzliste, die auf die Technologie abgestimmt ist, die verwendet werden soll. Da diese Schritte automatisiert sind, können diese Schritte auch mehrfach durchgeführt werden, was z.B. den Test mittels FPGA ermöglicht.

Während der Diplomarbeit wurden zwei Blöcke beschrieben. Der eine dient der Vermittlung der empfangenen Sprachdaten, dem so genannten Switching. Der zweite Block dient der Fluss- und Fehlerkontrolle für die Signalisation. So werden fehlerhafte Übertragungen erkannt. Beide Blöcke konnten soweit wie geplant beschrieben und getestet werden.



Anselmi Daniel
1980

076 558 53 12

danselmi@gmx.ch