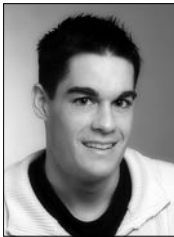


System on Chip Design: Ethernet Webcam

System on Chip Design / Betreuer: Daniel Holzer
Experte: Mario Giacometto, Aastra Telecom Schweiz AG

Zur Ansteuerung eines Farbkameramoduls wird ein FPGA (Field Programmable Gate Array) eingesetzt. Damit werden die Bilddaten eingelesen und zu einer Bilddatei (Bitmap) weiterverarbeitet. Das ebenfalls integrierte Echtzeitbetriebssystem enthält einen Webserver, der die Kommunikation zwischen Benutzer und Kamera ermöglicht, sowie die erzeugten Bilddaten zum Download bereitstellt. Dem Benutzer steht ein Web-Interface zur Verfügung, welches ihm einerseits erlaubt, die Kamerabilder anzuschauen und andererseits gestattet, diverse Einstellungen direkt am Kameramodul vorzunehmen.



Mathias Beck
1984
076 421 48 03
mathias.beck[at]mymail.ch

System on Chip Design

In der heutigen Zeit werden an elektronische Geräte immer höhere Anforderungen gestellt. Die Kosten müssen möglichst gering, und der Platzbedarf minimal sein. Mit diesen Themen beschäftigt sich das System on Chip Design. Während früher ein System aus Mikrokontrollern und vielen ICs bestand, die auf einer Leiterplatte aufgelötet wurden, geht der Trend heute dahin, alle möglichen Funktionen auf einem IC zu realisieren. Die eingesetzten Funktionseinheiten können analoge, digitale oder gemischte Signale verarbeiten.

Durch das Einbinden von ganzen Hardwareblöcken können hohe Geschwindigkeiten erreicht werden. Deshalb hat System on Chip Design auch eine grosse Bedeutung bei zeitkritischen Anwendungen.



Lukas Kamber
1985
079 503 14 13
l_kamber[at]hotmail.com

Systemaufbau

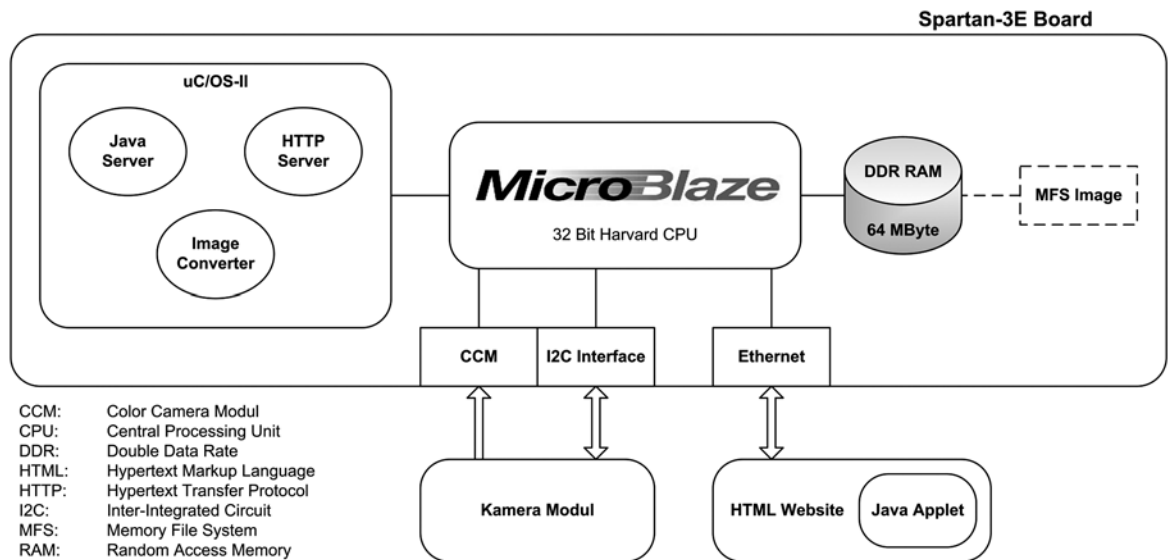
Der komplette Aufbau wird in einem FPGA realisiert. Dieses liest die Bilddaten über einen 16 Bit breiten Bus vom CMOS-Kameramodul ein. Die Bilddaten werden im RGB-Modus als Bayer-Matrix gelesen. Einstellungen am Modul wie Helligkeit, Kontrast, Schärfe etc. werden über den I2C-Bus vorgenommen.

Im integrierten Echtzeitbetriebssystem (uC/OS-II) wird ein Webserver realisiert, der die Verbindung mit einem PC über Ethernet ermöglicht. Ebenfalls über das Echtzeitsystem werden die Bilddaten interpoliert und in ein lesbares Dateiformat gewandelt (Bitmap).

Dem Benutzer wird ein direkter Zugriff auf die Bilddaten über ein Web-Interface ermöglicht, welches ihm auch gestattet, direkt Einstellungen am Kameramodul vorzunehmen.

Realisierung

Die Realisierung des Projekts erfolgt mit dem Spartan-3E-Starterkit von Xilinx. Das Spartan-Board stellt eine Grosszahl an Peripherie zur Verfügung, welche in der Projektarbeit verwendet werden können. Die Programmierung erfolgt dabei über das Xilinx Plattform Studio. Die Software für den auf dem FPGA integrierten Softcore-Prozessor (Microblaze) ist komplett in C geschrieben. Die Einlesung der Daten erfolgt hardwaremässig. Dazu wird ein VHDL-Modul erstellt. Das Web-Interface besteht aus einem Java Applet, welches in eine HTML-Seite eingebunden wird. Die Dateien für das Web-Interface werden in einem Memory File System (MFS) im DDR RAM gespeichert.



Systemübersicht