

## Programmierbarer Generator / Verstärker

TI-ICT / Betreuer: Prof. Roland Brun

Experte: Prof. Peter Aeschmann

Für das Ausmessen von Ringkernen, welche in der Hochspannungsmesstechnik verwendet werden, wird eine Quelle benötigt, welche ein 50 Hz bzw. ein 60 Hz Sinussignal mit einer über einen grossen Bereich sehr fein verstellbarer Amplitude erzeugen kann. Die Sinussignale soll auch eine Variation der Amplitude um den Faktor 10 realisiert werden. Direkt digital soll auch eine Variation der Amplitude um den Faktor 10 realisiert werden. Das so erzeugte Signal wird über einen DA-Wandler (12-bit DAC) an einen analogen Verstärker übergeben. Die Verstärkung des Analogen Verstärkers muss einstellbar sein. Der maximale Spitzenwert des Ausgangs soll 10 V betragen. Der minimale Spitzenwert beträgt demzufolge 0.1 mV.

### Realisierung

Das Prinzip der direkten digitalen Synthese (DDS) bietet viel Potential und wird sicher grosse Bereiche der Analogtechnik verdrängen. Dies reiht sich zudem in den Ständigen Prozess der Miniaturisierung ein.

Ich habe das Spartan 3E als Digitalteil benützt. Das Prinzip von DDS habe ich mit VHDL Programmiersprache im FPGA (XC3S500E, FG320) programmiert. Zur Erzeugung einer beliebigen Kurvenform mit einer direkten digitalen Synthese (DDS) benötigte ich die Funktionswerte eines Sinus in digitaler Form. Um die Verarbeitung zu erleichtern, sollen die Funktionswerte zeitlich äquidistante Abstände haben. Die Funktionswerte legte ich in eine Tabelle, in einen Speicher (RAM) und kann sie mit Hilfe eines getakteten Adresszählers nacheinander an einen Digital-Analog-Wandler geben. Da nicht beliebig schnell Werte nacheinander ausgegeben werden können und die Funktionswerte nicht beliebig genau sind, ist das Ausgangssignal des Wandlers durch die Quantisierung in Zeit und Amplitude treppenförmig. Dieses Quantisierungsrauschen ist hochfrequent und abhängig vom gewählten Takt des Adresszählers. Wenn der Takt entsprechend dem Nyquistkriterium mehr als doppelt so hoch gewählt wird wie die höchste im Nutzsignalvor-

kommende Frequenz, kann das erhaltene treppenförmige Ausgangssignal mit einem Tiefpassfilter zum ursprünglichen Signal rekonstruiert werden.

Das Sinus-Signal vom RAM mit einer Konstante multipliziert, damit ich die Amplitude um den Faktor 10 erziele. Das Ausgangssignal wird an DA-Wandler über ein SPI-Protokoll abgegeben. Das Sinus-Signal wird mit der Offsetspannung an den Analogteil weitergeleitet.

Damit ich die Offsetspannung und das Quantisierungsrauschen entferne, habe ich das Sinus-Signal in den Differential-Verstärker eingegeben.

Damit ich die Amplitude nochmals um Faktor 10 ändern kann, habe ich sie in das PGA weitergeleitet. Das FPGA liefert den PGA Werte auch über ein SPI-Protokoll.



Oaleed Safar

