

Double-Precision Coprozessor

System on Chip Design / Daniel Holzer

Experte: Mario Giacometto, Aastra Telecom Schweiz AG

Projektpartner: RUAG Schweiz AG, RUAG Aviation, Wilderswil

Die Field Programmable Gate Arrays (FPGA) revolutionieren aktuell den Elektronikmarkt. In immer mehr Bereichen werden sie eingesetzt. Ganze Prozessorsysteme, mit den sogenannten Softcore Prozessoren können bereits in einem FPGA integriert werden. Im Rahmen dieser Arbeit wurde für den MicroBlaze Softcore Prozessor von Xilinx eine Recheneinheit für Gleitkommazahlen in doppelter Genauigkeit entwickelt. Die Double-Precision Floating-Point Unit wurde durch einzelne Coprozessoren realisiert. Diese führen die bestimmten Operationen in Hardware durch und sind dadurch deutlich schneller als der Prozessor, welcher Softwarealgorithmen verwendet. Als Plattform diente ein Virtex-5 SXT FPGA von Xilinx.

Anforderung

Die Firma RUAG Aerospace ist im Bereich der Luftfahrt tätig. In einem Forschungsprojekt wird die FPGA-Technologie eingesetzt. Die Anwendung enthält einen digitalen Regelkreis, welcher mit dem MicroBlaze Softcore Prozessor realisiert wurde. Während einem Zyklus müssen dabei sämtliche Daten eingelesen, verrechnet und wieder ausgegeben werden. Mathematische Operationen in doppelter Genauigkeit wurden bis anhin mittels den Softwarealgorithmen durchgeführt. Um die Zykluszeit möglichst gering zu halten, muss die Rechenzeit optimiert werden. Der Ansatz, die mathematischen Operationen in Hardware mittels eines Coprozessors

durchzuführen, ging aus der vorgängigen Projektarbeit hervor.

Realisierung

Die Double-Precision Floating-Point Unit wurde modular aufgebaut. Die mathematischen Operationen wurden auf einzelne Coprozessoren aufgeteilt. Sie sind über den Fast Simplex Link mit dem MicroBlaze Softcore Prozessor verbunden. Der Coprozessor empfängt die Daten vom Prozessor, übergibt sie dem IP-Core (Intellectual Property Core) zur Berechnung und sendet das Ergebniss dem Prozessor zurück. Es wurden bereits vorhandene IP-Cores eingesetzt, welche die sehr umfangreichen Algorithmen für die Berechnung enthalten. Die

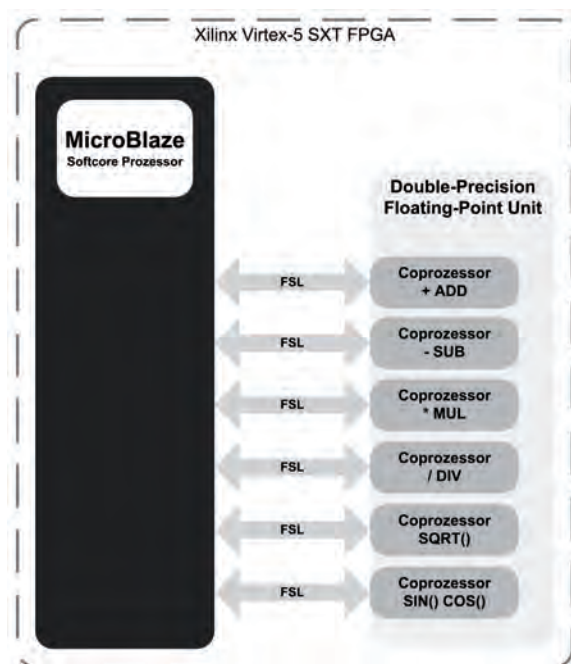
Schwierigkeit bestand darin, die IP-Cores zu evaluieren, anzubinden und auf die Plattform zu optimieren.

Resultate

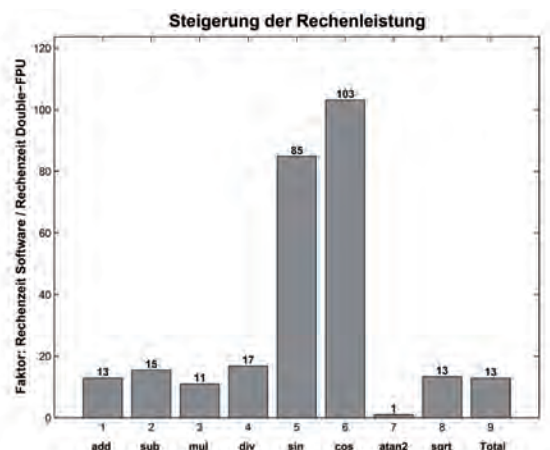
Die entwickelte Double-Precision Floating-Point Unit deckt die mathematischen Operationen Addition, Subtraktion, Multiplikation, Division, Quadratwurzel und Sinus-/Cosinus-Funktion ab. Einschränkungen bezüglich der Präzision musste nur bei der Sinus- und Cosinus-Funktion gemacht werden. Dank dieser Entwicklung konnte die Rechengeschwindigkeit in der Anwendung, im Vergleich zu den Softwarealgorithmen, um Faktor 13 gesteigert werden. Dafür werden mehr Hardware-Ressourcen des FPGA Bausteins benötigt. Mit dem erarbeiteten Wissen ist es nun möglich, eigene Instruktionen für den MicroBlaze Softcore Prozessor zu entwerfen.



Daniel Ringgenberg



Aufbau der Double-Precision Floating-Point Unit



Übersicht der Leistungssteigerung im Einzelnen sowie im Totalen.